

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

103 03 738.1

Anmeldetag:

30. Januar 2003

Anmelder/Inhaber:

Infineon Technologies AG, 81669 München/DE

Bezeichnung:

Speicherkondensator

IPC:

H 01 L 27/108

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 21. Januar 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Klostermeyer



Beschreibung

Speicherkondensator

5 Die vorliegende Erfindung betrifft einen Speicherkondensator, wie er insbesondere für 1T-, 2T- und 3T-Speicherzellen beispielsweise bei System-on-Chip-Anwendungen eingesetzt werden kann, der eine möglichst große Kapazität mit geringem

10

Bei dynamischen RAM-Speichern wird die von einer Speicherzelle zu speichernde Information in der Regel auf einem Kondensator gehalten, der Speicherkondensator genannt wird. Bei System-on-Chip-Anwendungen in einer reinen

15

Logiktechnologie werden Speicherkondensatoren häufig über die Gate-Kapazität eines MOS-Transistors (z.B. "MoSys-1T-SRAM" einer 1T-Cell eines Static Random Access Memorys von MoSys, Inc.) oder über eine Parallelschaltung von Gate- und Diffusionskapazität (z.B. "IFX-2T-Konzept" eines 2T-Cell

20

Konzepts von Infineon) realisiert.

25

Aufgrund von Leckströmen verliert ein Speicherkondensator langsam seine Ladung, was zu einem Verlust der auf dem Kondensator gespeicherten Information führen kann. Um dem entgegen zu wirken, wird in mikroelektronischen Schaltungen die Ladung aller Speicherkondensatoren in bestimmten Zeitabständen wieder aufgefrischt, wodurch die gespeicherte Information erhalten bleibt. Dieser Zeitabstand hängt unter anderem von der Größe der Speicherkapazität ab.

30

Durch die zunehmende Integration werden Leckströme gerade bei den oben erwähnten System-on-Chip-Anwendungen immer größer und es kommen neue Leckstromquellen wie der Gate-Leckstrom aufgrund von zunehmend dünnen Oxidschichten hinzu. Zusätzlich

35

wird die Gesamtspeicherkapazität kleiner.

Der Erfindung liegt die Aufgabe zugrunde, einen
Speicherkondensator mit einer möglichst großen
Speicherkapazität mit möglichst geringem Flächenaufwand
bereitzustellen, welcher sich insbesondere in einer reinen
5 Logiktechnologie ohne zusätzliche, und damit teure,
Prozessschritte realisieren lässt.

Diese Aufgabe wird erfindungsgemäß durch einen
Speicherkondensator gemäß Anspruch 1 gelöst. Die abhängigen
10 Ansprüche definieren bevorzugte und vorteilhafte Ausführungen
der Erfindung.

Im Rahmen der vorliegenden Erfindung wird der
Speicherkondensator durch Koppelkapazitäten von Metallen
15 gebildet. Dabei werden erfindungsgemäß eine innere Elektrode
und eine äußere Elektrode des Speicherkondensators aus Säulen
aufgebaut, die Metallstücke und diese Metallstücke
verbindende Kontaktelemente umfassen. Vorzugsweise werden
dabei erfindungsgemäß mehrere äußere Elektroden um eine
20 innere Elektrode herum gruppiert, um die Kapazität für den
Speicherkondensator zu maximieren und eine Abschirmung zu
benachbarten Speicherkondensatoren oder Speicherzellen zu
gewährleisten.

25 In einer Speicherzellenanordnung können mehrere
erfindungsgemäße Speicherkondensatoren in gleichmäßigen
Formen nebeneinander angeordnet sein, wobei die äußeren
Elektroden von den benachbarten Speicherkondensatoren
gemeinsam benutzt werden. Aus Fertigungsgesichtspunkten und
30 wegen der besseren Abschirmung zu den benachbarten
Speicherkondensatoren ist dabei die Form eines Sechsecks zu
bevorzugen. Alle äußeren Elektroden der
Speicherzellenanordnung können erfindungsgemäß mit einem
weiteren Metallteil miteinander verbunden sein, das auf einem
35 Referenzpotential oder einer Versorgungsspannung liegt.

3

Die vorliegende Erfindung eignet sich vorzugsweise zum Einsatz in mikroelektronischen Schaltungen, um beispielsweise bei System-on-Chip-Anwendungen 1T-, 2T- oder 3T-Speicherzellen zu realisieren. Selbstverständlich ist die Erfindung jedoch nicht auf diesen bevorzugten Anwendungsbereich beschränkt.

Die vorliegende Erfindung wird nachfolgend näher unter Bezugnahme auf die beigefügte Zeichnung anhand bevorzugter Ausführungsbeispiele erläutert.

Fig.1 zeigt eine Seitenansicht eines Speicherkondensators gemäß einem bevorzugtem Ausführungsbeispiel der Erfindung.

Fig.2 zeigt eine Draufsicht auf einen erfindungsgemäßen Speicherkondensator.

Fig.3 zeigt Beispiele für gleichmäßige Anordnungen von äußeren (zweiten) Elektroden um innere (erste) Elektroden bei erfindungsgemäßen Speicherkondensatoren.

Fig.4 zeigt Beispiele für Verbindungen zwischen den äußeren Elektroden von benachbarten Speicherkondensatoren.

Fig.5 zeigt Beispiele für die Ansteuerung eines erfindungsgemäßen Speicherkondensators mittels 1T-, 2T- und 3T-Speicherzellen.

Fig.1 zeigt eine Seitenansicht eines Speicherkondensators mit einer inneren (ersten) Elektrode 1 in der Mitte, zwei dazu benachbarten äußeren (zweiten) Elektroden 2 und einem die äußeren Elektroden verbindenden Metallteil 3.

Erfindungsgemäß werden laterale Kapazitäten zwischen benachbarten Leitern zum Aufbau des Speicherkondensators verwendet. Dazu wird jeweils eine Säule aus Metallteilen 5 und diese Metallteile 5 verbindende Kontaktelementen 6

aufgebaut, um die entsprechende Elektrode 1 bzw. 2 des Speicherkondensators zu bilden, wie es Fig.1 darstellt. Zwischen einer Säule und einer benachbarten Säule bildet sich dann jeweils die gewünschte Speicherkapazität aus, wobei die
5 beiden Säulen insbesondere zueinander parallel angeordnet sind.

Beim Einsatz in mikroelektronischen Schaltungen sind die Metallteile 5 so genannte "Landing-Pads" und liegen jeweils
10 in einer Metallebene 4. Die die Metallteile 5 verbindenden Kontaktelemente 6 sind dabei so genannte "Vias" und liegen zwischen den Metallebenen 4.

Die Vorteile dieser Lösung im Vergleich zum herkömmlichen
15 Aufbau eines Speicherkondensators in mikroelektronischen Schaltungen sind die Reduzierung von Leckströmen innerhalb der Speicherkapazität selbst, durch Vermeidung von MOS-beziehungsweise Diffusionskapazitäten, und eine einfache Realisierung über die Standard-Metallisierung in einem reinen
20 Standard-CMOS-Prozess.

Um die Speicherkapazität zu maximieren und eine Abschirmung zu benachbarten Speicherkondensatoren zu gewährleisten, ordnet man um eine innere Elektrode 1 mehrere äußere
25 Elektroden 2 an, wie es beispielhaft in Fig.2 dargestellt ist.

Fig.2 zeigt eine Draufsicht auf einen erfindungsgemäßen Speicherkondensator ohne Metallteil mit einer inneren
30 Elektrode 1 in der Mitte und vier dazu benachbarten äußeren Elektroden 2 in Form einer Raute, wobei die zwischen den äußeren Elektroden 2 und der inneren Elektrode 1 gebildeten lateralen Speicherkapazitäten angedeutet sind.

35 Die äußeren Elektroden 2 werden über Kontaktelemente mit einem Metallteil 3 verbunden, das auf einem Referenzpotential oder einer Versorgungsspannung liegt (vgl. Fig.1). Die innere

Elektrode wird über ein Kontaktelement mit einer Auswahl- schaltung (z.B. einem Auswahltransistor) gekoppelt.

5 Zur Bildung einer Speicherzellenanordnung können mehrere der zuvor beschriebenen Speicherkondensatoren nebeneinander angeordnet werden, wobei äußere Elektroden gemeinsam von benachbarten Speicherkondensatoren genutzt werden.

10 Des Weiteren ist es möglich, einem Speicherkondensator nicht nur eine innere Elektrode zuzuordnen, sondern mehrere, die dann über separate Verbindungen parallel angeschlossen sind, um so die Kapazität des Speicherkondensators zu erhöhen. Im Prinzip kann jedoch das erfindungsgemäße Prinzip bereits durch eine innere (erste) Elektrode und eine äußere (zweite) 15 Elektrode, die jeweils wie beschrieben säulenartig aufgebaut sind, realisiert werden.

Die äußeren Elektroden eines Speicherkondensators können in mehreren Formen um die entsprechende innere Elektrode herum 20 angeordnet werden. Da bei mikroelektronischen Schaltungen in der Regel die "Metal-Landing-Pads" als Basis für den Aufbau der zuvor beschriebenen Säulen verwendet werden, sind die Form eines Rechtecks, die Form einer Raute und die Form eines Sechsecks die vorteilhaftesten Formen. Figur 3 zeigt diese 25 drei vorteilhaftesten Formen für eine gleichmäßige Anordnung der äußeren Elektroden 2 um innere Elektroden 1 in einer erfindungsgemäßen Speicherzellenanordnung.

Die drei in Fig.3 gezeigten Formen unterscheiden sich im Wesentlichen im Platzbedarf. Nimmt man eine Seitenlänge eines "Landing-Pads" als Bezugsgröße A, und wählt auch den gleichen Abstand A zwischen zwei benachbarten "Landing-Pads", so errechnet sich für die Form des Rechtecks eine benötigte relative Fläche von $16A^2$, für die Form des Sechsecks eine 35 relative Fläche von $12A^2$ und für die Form der Raute eine relative Fläche von nur $8A^2$. Da es lithographisch leichter und mit höherer Ausbeute abbildbar ist, ist die Form des

Sechsecks, die im dreidimensionalen Raum wie eine Honigwabe ("Honeycomb") aussieht, aus Fertigungsgesichtspunkten im Vergleich zu den beiden anderen Formen zu bevorzugen. Zusätzlich ist die Abschirmung zu den Nachbarspeicherzellen bei der Form des Sechsecks besser als bei den beiden anderen Formen.

Durch weitere Verbindungen der äußeren Elektroden, wie in Fig.4 beispielhaft dargestellt, lässt sich die Kapazität eines Speicherkondensators weiter steigern. Dabei kann die Verbindung zwischen benachbarten äußeren Elektroden 2 innerhalb eines Speicherkondensators sowohl in lediglich einer der Metallebenen 4 als auch in mehreren oder sämtlichen Metallebenen 4 erfolgen. Dasselbe gilt für eine mögliche Verbindung zwischen äußeren Elektroden 2 benachbart angeordneter Speicherkondensatoren. Ebenso ist im Prinzip auch denkbar, auf diese Weise mehrere innere Elektroden 1 eines Speicherkondensators zu verbinden.

Bei mikroelektronischen Schaltungen wird durch die Verbindung von zwei in Fig.4 jeweils senkrecht oder waagrecht benachbarten äußeren Elektroden in jeder Metallebene die Speicherkapazität bei der Form des Rechtecks ohne Flächenverlust erhöht (siehe Figur 4 links). Genauso wird durch eine Verbindung von zwei jeweils waagrecht benachbarten äußeren Elektroden in jeder Metallebene die Speicherkapazität bei der Form des Sechsecks ohne Flächenverlust erhöht (siehe Figur 4 rechts). Dabei hat die Form des Sechsecks im Vergleich zur Form des Rechtecks den geringeren Flächenbedarf.

Fig.5 zeigt mögliche Anwendungen eines erfindungsgemäßen Speicherkondensators 7 bei 1T-, 2T- und 3T-Halbleiterspeichern bzw. entsprechenden Speicherzellenanordnungen.

Gemäß Fig. 5A wird der Speicherkondensator 7 über seine inneren Elektroden über einen Auswahltransistor 10 angesteuert, welcher wiederum über eine Bitleitung 8 und eine Wortleitung 9 adressiert wird. Darüber hinaus sind die
5 äußeren Elektroden des Speicherkondensators 7 mit einem Referenzpotential V_{ref} verbunden (1T-Speicherzellenkonzept).

Gemäß Fig. 5B wird der Speicherkondensator über zwei Auswahltransistoren 10a, 10b angesteuert. Der
10 Auswahltransistor 10a wird über eine erste Bitleitung 8a und eine erste Wortleitung 9a adressiert, während der Auswahltransistor 10b über eine zweite Bitleitung 8b und eine zweite Wortleitung 9b adressiert wird (2T-Speicherzellenkonzept). Der Speicherkondensator 7 ist über
15 seine inneren Elektroden mit den beiden Auswahltransistoren 10a, 10b verbunden, während die äußeren Elektroden wieder auf dem Referenzpotential V_{ref} liegen.

Gemäß Fig. 5C kommen drei Transistoren 10a, 10b, 10c zum
20 Einsatz, welche mit dem Speicherkondensator 7 wie gezeigt verschaltet sind. Die dem Auswahltransistor 10a zugeordnete erste Bitleitung 8a und erste Wortleitung 9a dienen zum Schreiben oder Speichern von Information in den Speicherkondensator 7, welcher auf einem ersten
25 Referenzpotential V_{ref1} liegt. Die dem Auswahltransistor 10c zugeordnete zweite Bitleitung 8b und zweite Wortleitung 9b dienen zum Auslesen von in dem Speicherkondensator gespeicherter Information. Der dem Speicherkondensator 7 mit dem Auswahltransistor 10c verbindende Transistor 10b liegt
30 auf einem zweiten Referenzpotential V_{ref2} (3T-Speicherzellenkonzept).

Selbstverständlich können die Anschlüsse der inneren und äußeren Elektroden des Speicherkondensators an den bzw. die
35 Auswahltransistoren und das Referenzpotential (oder das Versorgungspotential) auch miteinander vertauscht werden.

Patentansprüche

1. Speicherkondensator,
mit mindestens einer ersten Elektrode (1), welche durch eine
5 Säule aus mehreren voneinander beabstandeten Metallteilen (5)
und jeweils zwei dieser Metallteile verbindenden
Kontaktelementen (6) gebildet ist, und
mit mindestens einer zweiten Elektrode (2), welche durch eine
Säule aus mehreren voneinander beabstandeten Metallteilen (5)
10 und jeweils zwei dieser Metallteile verbindenden
Kontaktelementen (6) gebildet ist,
wobei die mindestens eine zweite Elektrode (2) benachbart zu
der mindestens einen ersten Elektrode (1) derart angeordnet
ist, dass dazwischen eine laterale Kapazität ausgebildet ist.
15
2. Speicherkondensator nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t,
dass die mindestens eine erste Elektrode (1) im Wesentlichen
parallel zu der mindestens einen zweiten Elektrode (2)
20 angeordnet ist.
3. Speicherkondensator nach Anspruch 1 oder 2,
d a d u r c h g e k e n n z e i c h n e t,
dass mehrere zweite Elektroden (2) um die mindestens eine
25 erste Elektrode (1) herum angeordnet sind.
4. Speicherkondensator nach Anspruch 3,
d a d u r c h g e k e n n z e i c h n e t,
dass die zweiten Elektroden (2) gleichmäßig um die mindestens
30 eine erste Elektrode (1) herum angeordnet sind.
5. Speicherkondensator nach Anspruch 3 oder 4,
d a d u r c h g e k e n n z e i c h n e t,
dass die zweiten Elektroden (2) in Form eines Rechtecks
35 angeordnet sind.
6. Speicherkondensator nach Anspruch 3 oder 4,

dadurch gekennzeichnet,
dass die zweiten Elektroden (2) in Form eines Sechsecks
angeordnet sind.

- 5 7. Speicherkondensator nach Anspruch 3 oder 4,
dadurch gekennzeichnet,
dass die zweiten Elektroden (2) in Form einer Raute
angeordnet sind.

- 10 8. Speicherkondensator nach einem der Ansprüche 1 - 7,
dadurch gekennzeichnet,
dass die ersten Elektroden (1) miteinander verbunden sind.

- 15 9. Speicherkondensator nach einem der Ansprüche 1 - 8,
dadurch gekennzeichnet,
dass die zweiten Elektroden (2) miteinander verbunden sind.

10. Speicherkondensator nach Anspruch 9,
dadurch gekennzeichnet,
20 dass die zweiten Elektroden (2) miteinander über ein weiteres
Metallteil (3) verbunden sind, welches von der mindestens
einen ersten Elektrode (1) in deren Längsrichtung durch
entsprechende der Kontaktelemente (6) der zweiten Elektroden
(2) beabstandet ist.

- 25 11. Speicherkondensator nach einem der Ansprüche 1 - 10,
dadurch gekennzeichnet,
dass die Metallteile (5) der mindestens einen ersten
Elektrode (1) und der mindestens einen zweiten Elektrode (2)
30 jeweils in gemeinsamen Ebenen (4) liegen.

12. Speicherkondensator nach einem der Ansprüche 1 - 11,
dadurch gekennzeichnet,
dass der Speicherkondensator mehrere zweite Elektroden (2)
35 umfasst, wobei die Metallteile (5) der zweiten Elektroden (2)
jeweils in gemeinsamen Ebenen (4) liegen und miteinander in
mindestens einer dieser Ebenen (4) verbunden sind.

13. Speicherzellenanordnung,
mit mehreren Speicherkondensatoren (7) nach einem der
Ansprüche 1 - 12, wobei jeder Speicherkondensator (7) eine
5 Speicherzelle zur Speicherung von Information bildet.

14. Speicherzellenanordnung nach Anspruch 13,
dadurch gekennzeichnet,
dass die Anordnung der Speicherkondensatoren (7) derart ist,
10 dass mindestens eine zweite Elektrode (2) benachbarter
Speicherkondensatoren (7) gemeinsam genutzt ist.

15. Speicherzellenanordnung nach Anspruch 13 oder 14,
dadurch gekennzeichnet,
15 dass alle zweiten Elektroden (2) sämtlicher
Speicherkondensatoren (7) über ein weiteres Metallteil (3)
miteinander verbunden sind.

16. Mikroelektronische Schaltung mit mindestens einem
20 Speicherkondensator (7) nach einem der Ansprüche 1 - 12,
dadurch gekennzeichnet,
dass die mindestens eine erste Elektrode (1) des
Speicherkondensators (7) mit einer Auswahlhaltung (10; 10a;
10b; 10c) gekoppelt ist, und
25 dass die mindestens eine zweite Elektrode (2) des
Speicherkondensators (7) mit einem vorgegebenen Potential
(Vref; Vref1) gekoppelt ist.

17. Mikroelektronische Schaltung nach Anspruch 16,
30 dadurch gekennzeichnet,
dass mehrere Speicherkondensatoren (7) nach einem der
Ansprüche 1 - 12 in einer Speicherzellenanordnung nach einem
der Ansprüche 13 - 15 angeordnet sind.

Zusammenfassung

Speicher kondensator

- 5 Speicher kondensator mit mindestens einer ersten Elektrode (1) und dazu benachbart mindestens einer zweiten Elektrode (2), wobei zwischen diesen eine laterale Kapazität ausgebildet ist. Dabei sind die Elektroden durch Säulen aus Metallteilen (5) und verbindenden Kontaktelementen (6) gebildet. Im
- 10 Normalfall werden die zweiten (äußeren) Elektroden um die ersten (inneren) Elektroden angeordnet, wobei die zweiten Elektroden von benachbarten Speicher kondensatoren gemeinsam genutzt werden.
- 15 (Figur 1)

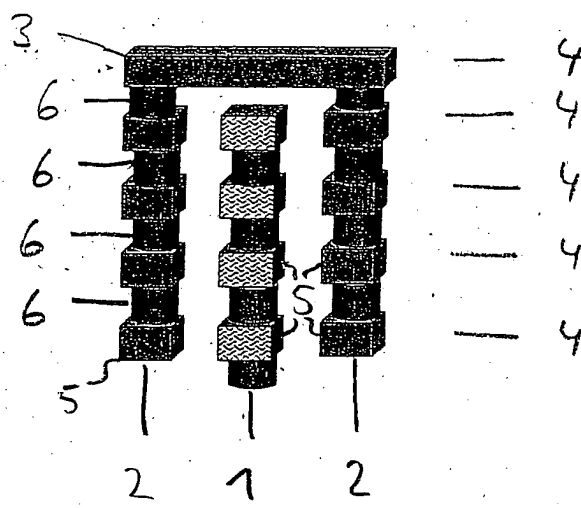


Fig. 7

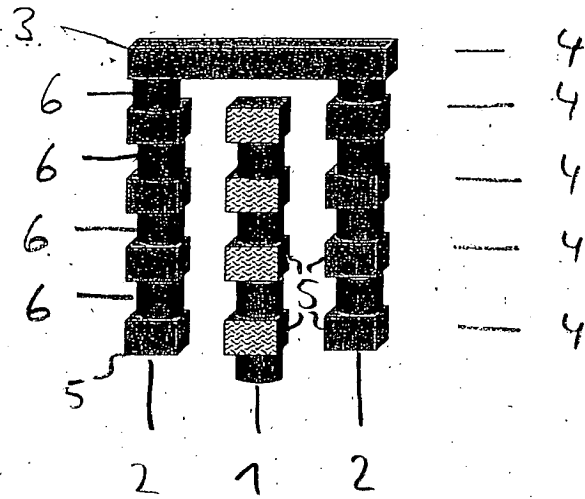


Fig. 1

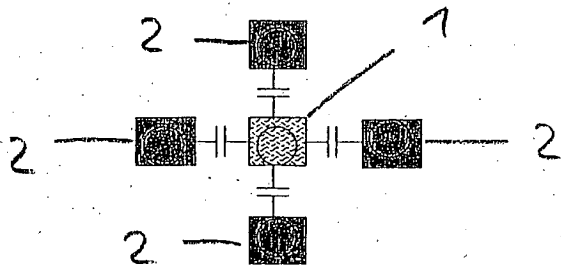


Fig. 2

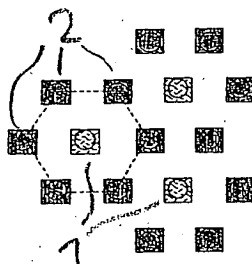
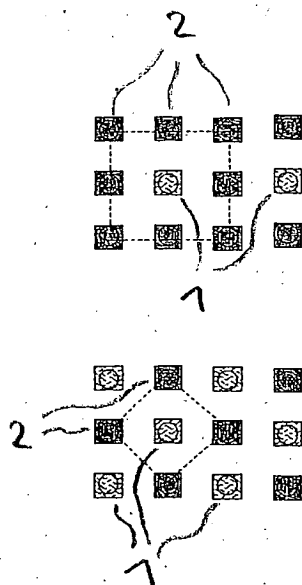


Fig. 3

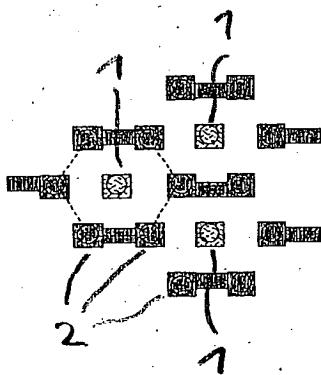
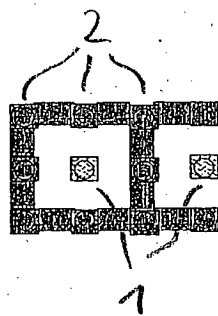


Fig. 4

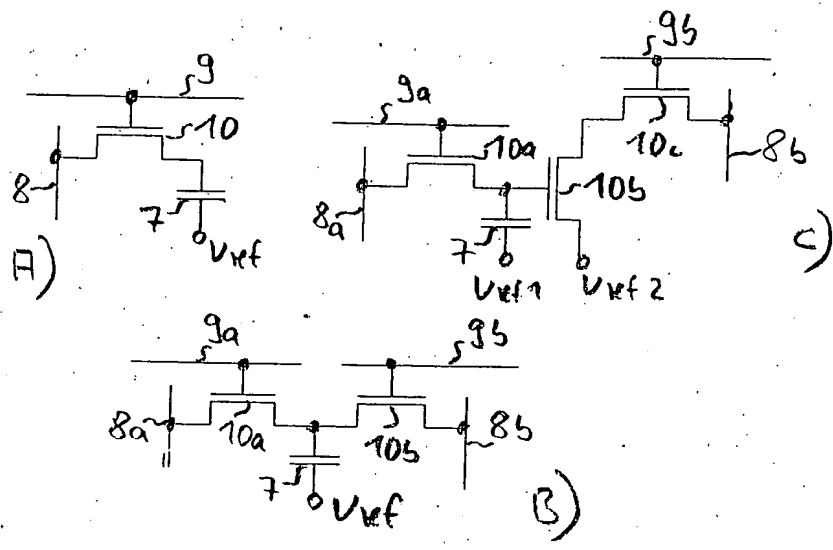


Fig. 5